7 助聽器晶片及系統研究群

Hearing Aid IC and System Research Group

成員

可掃描QRCode進入老師資料簡介

吳介琮 教授
jtwu@mail.nctu.edu.tw

周世傑 教授
jerryjou@mail.nctu.edu.tw

劉志尉 教授
cwliu@twins.ee.nctu.edu.tw

張添烜 教授
tschang@twins.ee.nctu.edu.tw

鄭裕庭 教授
ytcheng@mail.nctu.edu.tw

桑梓賢 教授
tzuhsien54120@faculty.nctu.edu.tw

冀泰石 教授
tschi@mail.nctu.edu.tw

陳柏宏 教授
hakko@nctu.edu.tw

研究方向及特色

本研究群在設計並實現一個建構在智慧型眼鏡（Smart Glass）上的助聽器系統及所需的晶片。我們將以智慧型眼鏡為基礎，實現先進的助聽器功能。智慧型眼鏡本身是一個Android系統。它有攝影機，可以接收使用者眼前看到的影像。有投影機，可以在使用者眼前顯示資訊。有無線網路，可以連結其他行動裝置或上網。我們將在鏡框上架設助聽器，左右耳各一個。每個助聽器各包括一對麥克風與喇叭，以及所須的晶片來提供高階助聽功能。助聽器系統的實體要微小化，且要有極低的功率消耗。

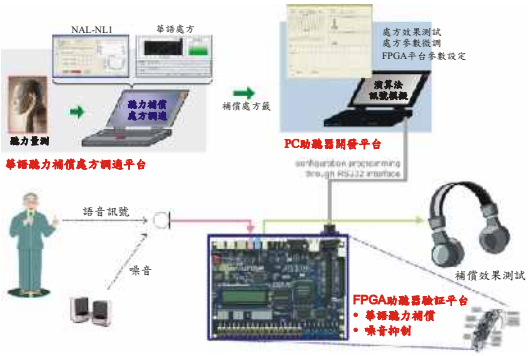
規劃的助聽器會有強大的運算能力，可以實現最先進的助聽器功能，如聽力補償、噪音抑制、回饋音消除等。左右耳的助聽器可以互相交換資訊，獲得方向與音源辨識能力，並用來抑制噪音，提升聲音品質。助聽器也可以利用眼鏡獲取的影像，來辨識語音，進一步改善聲音品質。我們將用眼鏡上的Android系統，開發一個智慧型助聽器控制器(Smart Hearing-Aid Controller, HAC)的應用軟體，用來實現新型的助聽器功能。

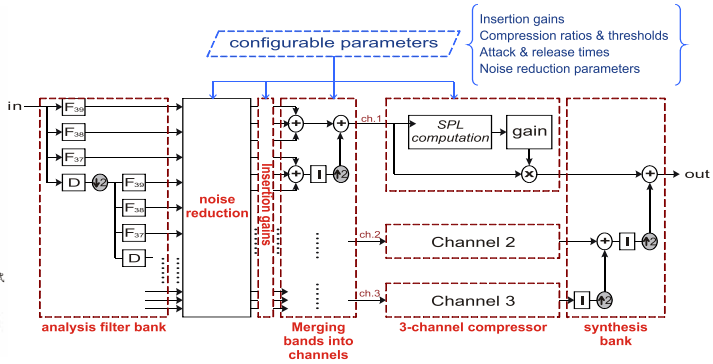
在系統部分，我們將採用所開發之新式聽力補償策略，並利用雙耳訊號處理及影像輔助技術來提升噪音抑制的效能。我們規劃的HAC可以根據獲取的聲音、影像及位置資訊，直接控制助聽器，調整助聽器內部的設定，如音量大小、雙耳音量平衡、噪音抑制參數、聽力補償參數等。它可以偵測配戴者所在的聲音環境，藉此自動調整助聽器參數，讓助聽器隨時都有最佳性能。此HAC可以和配戴者互動，紀錄配戴者在不同環境的喜好以及配戴者對助聽器效能的評定，進而自動學習(Learning)去如何調整助聽器。此HAC也可以和網際網路連線，在雲(Cloud)端蒐集大量配戴者的使用紀錄，來改善HAC自己的學習功能。

在硬體部分，由於Android系統無法提供所需的即時訊號處理功能，我們將開發超低功率積體電路來實現以上所敘述的助聽器功能。我們將開發助聽器專用的SoC晶片，此晶片上有高性能多核心且可程式化的數位訊號處理器，用來執行助聽器功能。為了減少功率消耗，我們將開發新式處理器架構與電路並降低工作電壓。晶片上也會包含類比電路，如與麥克風、喇叭的介面電路。而晶片上的電源管理電路則是將電池電源轉換成穩定的電壓電源供其他電路使用。此SoC晶片整體功率消耗將小於1 mW。為了讓使用者免去經常更換電池或充電的煩惱，我們將開發太陽能擷取的技術。我們也將開發助聽器用的微機電元件，如電磁式喇叭，電磁式麥克風，以及微型電感等。我們會用所設計的晶片組合出助聽器原型。

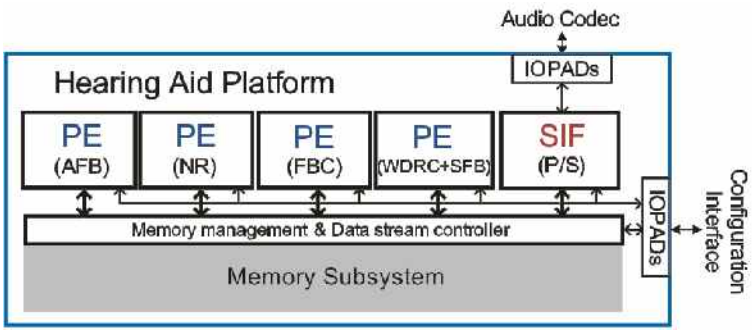
PC助聽器開發平台

- C語言整合開發系統。
- 聽力處方、平台參數設定及效果測試。
- 已開發的功能包括聽力補償策略、華語專用自動處方籤、噪音抑制(Based on Adaptive Spectrum Subtraction)。

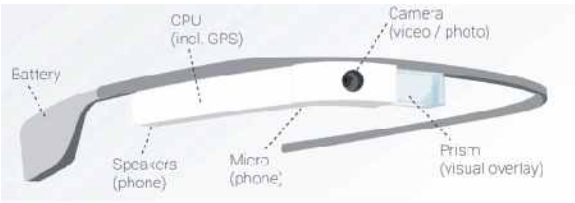


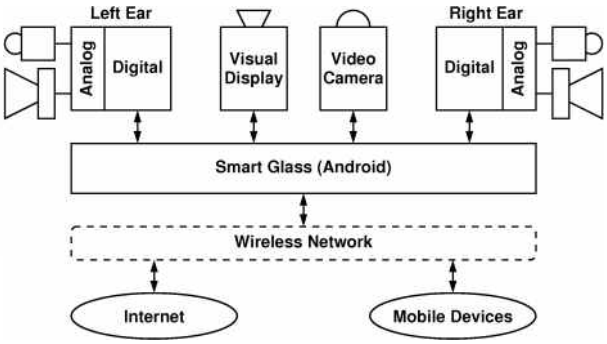


多處理器核心助聽器運算與驗證平台

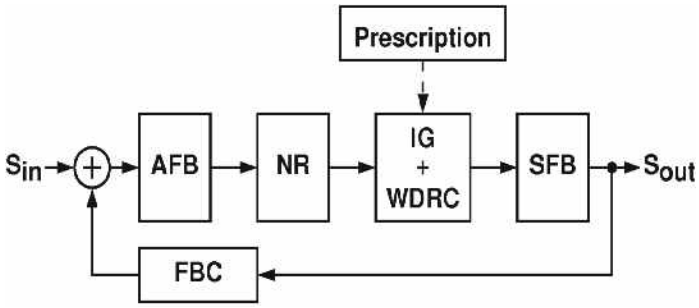


智慧型眼鏡(Smart Glass)上的助聽器系統及所需的晶片



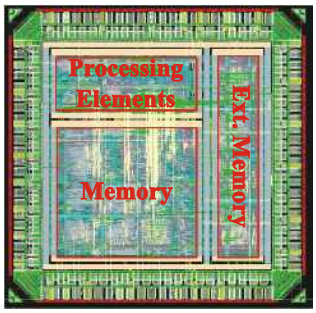


助聽器系統功能方塊圖



- AFB: Analysis Filter Bank
- NR: Noise Reduction
  IG: Insertion Gain
- WDRC: Wide Dynamic Range Compression
- SFB: Synthesis Filter Bank
- FBC: Feedback Cancellation

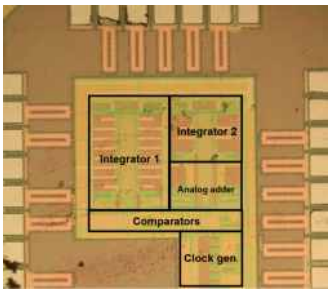
助聽器數位電路

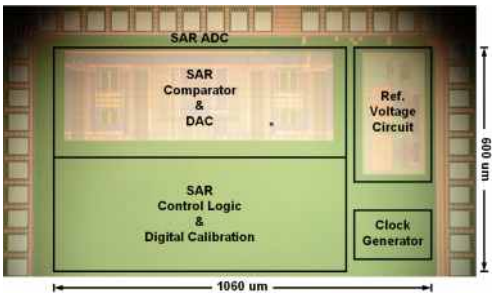


- TSMC 65 nm CMOS Technology
- 24 kHz Sampling Rate
- 10 MHz Clock Frequency
- 310 μW @ 0.5V
- Chip Area: 1900 x 1900 μm^2

助聽器類比電路

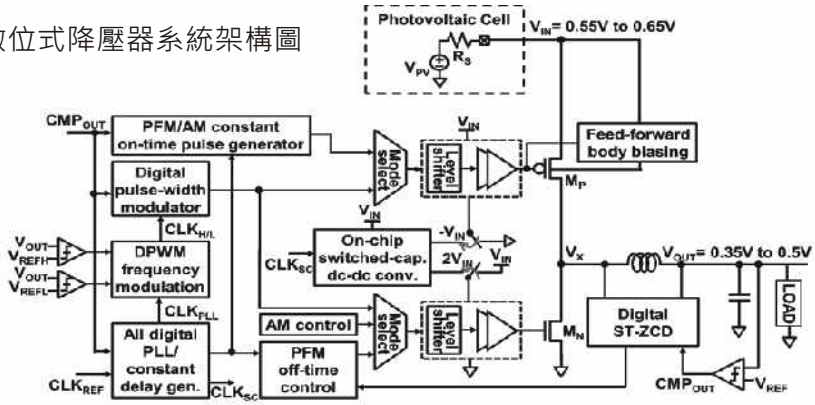
- A D-S modulator. 20 kHz signal bandwidth, 5 MS/s sampling rate, 74 dB SNDR, 186 uW power.
- A digital power management with a 10-bit SAR ADC, 0.4－0.8 V output, 250 uW power.
- Class-D amplifier, 12 kHz bandwidth, 80 dB SNDR, 1.67 mW output power, 90% power efficiency.



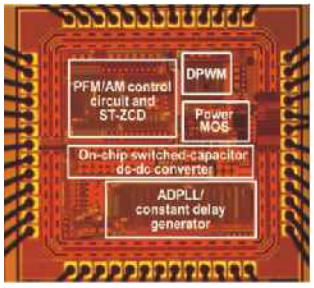


三模數位式太陽能擷取單元

➤ 三模數位式降壓器系統架構圖



➤ 晶片照片(1.2x1.2 mm^2)

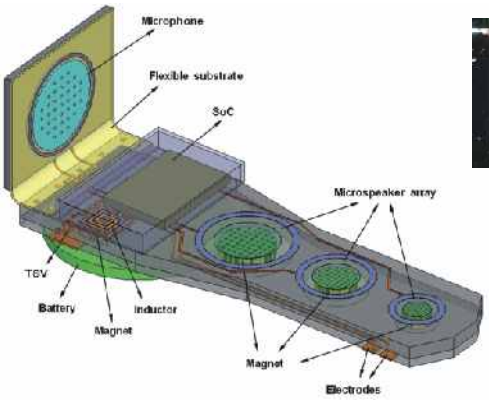


➤ 低電壓直流-直流降壓器比較表

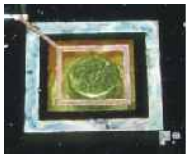
	[1] VLSI 12	[2] JSSC 14	[3] JSSC 11	[4] ISSCC 07	This work
Technology	40nm CMOS	40nm CMOS	32nm CMOS	65nm CMOS	180nm CMOS
Input voltage	0.45V	0.6V to 1.1V	1.8V	1.2V	0.55V to 1.0V
Output voltage	0.34V to 0.44V	0.3V to 0.55V	0.575V to 1V	0.5V	0.35V to 0.5V
Output current	0.67μA - 410μA	50μA – 10mA	0.7μA – 107μA	2μA – 200μA	0.1μA – 20mA
Peak efficiency	97%	94%	90%	86%	92%
L	47mH	220μH	-	2μH	4.7μH
Operating mode	CCM	CCM/ DCM	CCM/ DCM	DCM	CCM/ DCM*

*DCM includes PFM and AM

微機電式元件暨異質整合載具

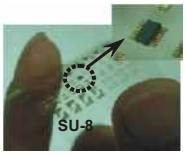


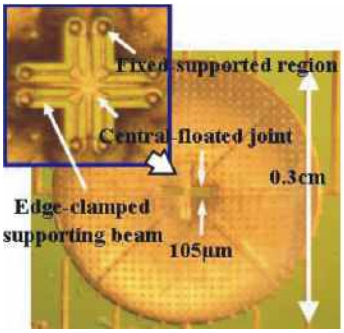
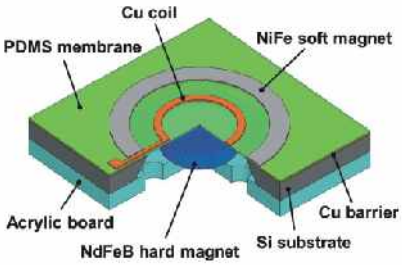
Si Carrie



EM-Drive Microspeaker

High-μ Inductor



Flexible Interconnect

MEMS Microphone and Speaker